

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-293758

(43)Date of publication of application : 05.11.1996

(51)Int.Cl.

H03H 11/04  
H03H 11/06

(21)Application number : 08-081302

(71)Applicant : TRW INC

(22)Date of filing : 03.04.1996

(72)Inventor : KOBAYASHI KEVIN W

(30)Priority

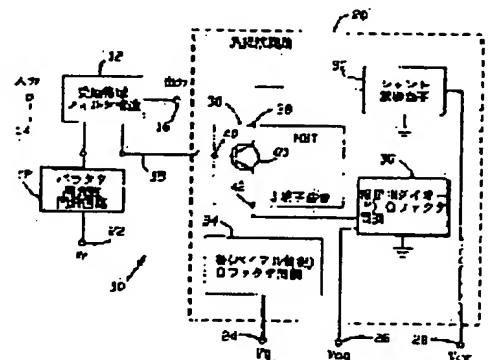
Priority number : 95 420262 Priority date : 11.04.1995 Priority country : US

## (54) MONOLITHIC HBT TYPE ACTIVE TUNABLE BAND-PASS FILTER

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an active tunable band-pass filter provided with a negative resistance circuit which generates the tunable amount of a negative resistance to a passive band-pass filter structure so as to compensate a resistance loss.

**SOLUTION:** A negative resistance circuit 20 is provided with a bipolar transistor Q1 having a base connected to a passive filter structure through a shunt and a collector connected to a shunt guide element 32. A negative resistance is generated at the base of the transistor Q1 and impressed upon the passive filter structure. A rough Q-factor tuning circuit 36 is coupled with the emitter of the transistor Q1 and supplies a rough tuning amount of the negative resistance. In addition, a fine tuning circuit which supplies the fine tuning of the negative resistance is connected to the emitter terminal of the transistor Q1. The fine tuning is manually or automatically attained by means of a control circuit. Rough and fine tuning functions supply a tunable resistance which removes oscillations and compensates the variation of a resistance loss for realizing an improved Q-factor.



## LEGAL STATUS

[Date of request for examination]

18.04.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3002641

[Date of registration]

12.11.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(11)特許出願公開番号

特開平8-293758

(43)公開日 平成8年(1996)11月5日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 H 11/04		8731-5 J	H 0 3 H 11/04	B
11/06		8731-5 J	11/06	

審査請求 有 請求項の数17 O.L (全 11 頁)

(21)出願番号	特願平8-81302
(22)出願日	平成8年(1996)4月3日
(31)優先権主張番号	08/420262
(32)優先日	1995年4月11日
(33)優先権主張国	米国(US)

(71) 出願人 590002529  
ティアールダブリュー インコーポレイテッド  
アメリカ合衆国 カリフォルニア州  
90278 レドンド ビーチ スペース パーク 1

(72) 発明者 ケヴィン ダブリュー コバヤシ  
アメリカ合衆国 カリフォルニア州  
90503 トーランス ラディーン アベニュー 21305

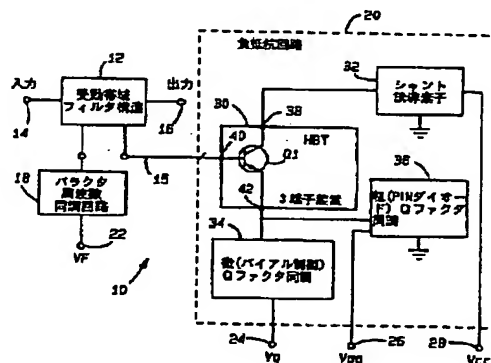
(74) 代理人 弁理士 中村 稔 (外6名)

(54)【発明の名称】 モノリシックHBT式能動同調可能帯域フィルタ

(57) 【要約】 (修正有)

【課題】 抵抗損を補償するように受動帯域フィルタ構造に対する負抵抗の同調可能量を生成する負抵抗回路を有する能動同調可能帯域フィルタを提供する。

【解決手段】 負抵抗回路は、受動フィルタ構造にシャントで接続されたベースとシャント誘導素子に接続されたコレクタとを有するバイポーラトランジスタを有する。負抵抗は、トランジスタのベースで生成されかつ受動フィルタ構造へ印加される。粗Qファクタ同調回路は、トランジスタのエミッタに結合され、負抵抗の同調の粗い量を供給する。また、エミッタ端子には、負抵抗の微同調を供給する微同調回路が接続される。微同調は、制御回路により手動的または自動的に達成せらる。粗及び微同調機能は、改良されたQファクタを実現するために発振を除去しかつ抵抗損変化を補償する同調可能負抵抗を供給する。



## 【特許請求の範囲】

【請求項 1】 同調可能負抵抗を有する能動帯域フィルタであって、

入力及び出力を有している受動フィルタ回路と、  
前記帯域フィルタに結合され、受動フィルタ回路により示される望ましくない抵抗損を補償するように負抵抗を生成する負抵抗回路とを備え、

前記負抵抗回路は、

ベース、コレクタ及びエミッタを有し、該ベースが前記受動フィルタ回路に負抵抗を供給するために該受動フィルタ回路に接続されている、

トランジスタと、

前記トランジスタの前記コレクタに結合された誘導分流器と、

前記トランジスタの前記エミッタに結合され、該トランジスタの前記ベースで生成された負抵抗の大きさを調整する同調手段と、

を備えていることを特徴とする能動帯域フィルタ。

【請求項 2】 前記同調手段は、粗同調回路と、微同調回路とを備えていることを特徴とする請求項 1 に記載の能動帯域フィルタ。

【請求項 3】 前記粗同調回路は、前記トランジスタの前記エミッタ少なくとも一つの PIN ダイオードと、選択可能粗同調電圧入力とを備えていることを特徴とする請求項 2 に記載の能動帯域フィルタ。

【請求項 4】 前記微同調回路は、選択可能微同調電圧入力を含んでいることを特徴とする請求項 3 に記載の能動帯域フィルタ。

【請求項 5】 前記選択された微同調電圧入力は、所望の負抵抗を保持するように制御回路に応じて自動的に調整されることを特徴とする請求項 4 に記載の能動帯域フィルタ。

【請求項 6】 前記受動フィルタ回路に結合されたパラクタ周波数同調回路を更に備えていることを特徴とする請求項 1 に記載の能動帯域フィルタ。

【請求項 7】 前記受動フィルタ回路は、半絶縁体基板上に組み立て製造されかつ当該回路の構成素子は、前記負抵抗による実質的に補償される抵抗損を示すことを特徴とする請求項 1 に記載の能動帯域フィルタ。

【請求項 8】 受動回路構成素子で存在しうる抵抗損を補償する能動帯域フィルタであって、

入力及び出力を有している受動フィルタ回路と、  
前記帯域フィルタに結合され、望ましくない抵抗損を補償するように負抵抗を生成する負抵抗回路とを備えて、  
前記負抵抗回路は、

前記フィルタ回路へ前記負抵抗を供給するために前記受動フィルタ回路に接続された第 1 の端子を有している 3 端子装置と、

ダイオード及び前記受動フィルタ回路に印加された前記負抵抗を粗く同調するために選択可能な電圧入力を有し

ている粗同調回路と、

前記受動フィルタ回路に印加された前記負抵抗を微細に同調するために選択可能な電圧入力を有している微同調回路とを備えていることを特徴とする能動帯域フィルタ。

【請求項 9】 前記 3 端子装置は、ベース、コレクタ及びエミッタを有しているバイポーラトランジスタを備え、前記ベースが前記受動フィルタ回路に接続されかつ前記エミッタが前記粗及び微同調回路に接続されていることを特徴とする請求項 8 に記載の能動帯域フィルタ。

【請求項 10】 前記トランジスタの前記エミッタは、容量分流器に結合されることを特徴とする請求項 9 に記載の能動帯域フィルタ。

【請求項 11】 前記トランジスタの前記コレクタは、誘導分流器に結合されることを特徴とする請求項 9 に記載の能動帯域フィルタ。

【請求項 12】 前記受動フィルタ回路に結合され、周波数同調を供給するパラクタ周波数回路を更に備えていることを特徴とする請求項 8 に記載の能動帯域フィルタ。

【請求項 13】 負抵抗を生成する同調可能負抵抗回路であって、

ベース、コレクタ及びエミッタを有しているバイポーラトランジスタと、

前記バイポーラトランジスタの前記コレクタに結合された誘導分流器と、

前記バイポーラトランジスタの前記ベースに結合され、

負抵抗の同調可能な量を出力する出力と、

前記バイポーラトランジスタの前記エミッタに結合され、

ダイオード及び前記負抵抗の粗い同調を供給する選択可能電圧入力を有している粗同調回路と、

前記バイポーラトランジスタの前記エミッタに結合され、

ダイオード及び前記負抵抗の微細な同調を供給する選択可能電圧入力を有している微同調回路とを備えていることを特徴とする同調可能負抵抗回路。

【請求項 14】 前記微同調回路の前記選択可能電圧入力は、前記負抵抗の自動微同調を供給するために自動的に制御された電圧を受け取ることを特徴とする請求項 13 に記載の負抵抗回路。

【請求項 15】 抵抗損を補償するために帯域フィルタに対する同調可能負抵抗を生成する方法であって、

入力及び出力を有している受動フィルタ回路を供給し、  
ベース、コレクタ及びエミッタを有するトランジスタを有している負抵抗回路を供給し、

前記トランジスタの前記ベースで負抵抗を生成し、

前記負抵抗の粗調整を供給するように前記トランジスタの前記エミッタに結合されるダイオードを通る電流を調整し、

前記負抵抗の微同調を供給するために前記トランジスタの前記コレクタへの電流を調整する段階を具備すること

を特徴とする方法。

【請求項 16】 前記帯域フィルタの中心周波数を同調する段階を更に具備することを特徴とする請求項 15 に記載の方法。

【請求項 17】 前記コレクタへの電流を調整する段階は、自動的に制御された電圧に応じることを特徴とする請求項 15 に記載の方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、一般に帯域フィルタに関し、特に、抵抗損を補償するための同調可能負性抵抗回路を有するモノリシック的に一体化された能動帯域フィルタに関する。

【0002】

【従来の技術】 低い挿入損及び良い形状因子 (Q ファクタ) を実現させる狭帯域フィルタは、多くの商用アプリケーションに必要である。迅速な技術進歩が通信産業において進んでいる状況で、無線携帯型小型通信システムに使用する小型、低電力、高周波回路構成素子を供給することが重要である。そのようなアプリケーションは、全世界測位システム (GPS)、直接放送システム (DBS)、セルラー電話システム、ローカルエリアネットワーク (LAN)、無線インターネットアプリケーション及び種々の他のアプリケーションに使用する送信機及び受信機を含む。回路構成素子の物理的大きさ及び電力消費を低減するために、可能な場合に、フィルタ構成素子を単一半導体チップ上に集積化することがしばしば望ましい。しかしながら、集積回路の低減された大きさは、低減された Q ファクタを結果としてしばしば生じて、信号対雑音比を劣化させかつフィルタの低品質な周波数選択度を結果として生ずる。帯域フィルタ構造を一般的に形成する受動回路構成素子は、ガリウム砒素 (GaAs) 基板または燐化インジウム (InP) 基板のような半絶縁体基板上に一般に組み立て製造される。帯域フィルタ回路構成素子は、一般に半絶縁体基板上にプリント、エッチング、またはさもなくば組み立て製造される、スパイラルインダクタ (渦巻誘導子)、コンデンサ (キャパシタ) 及び抵抗 (レジスタ) を一般に含む。半絶縁体材料は、完全な絶縁体ではないので、その上に形成されるスパイラルインダクタ、コンデンサ及び他の受動回路構成素子の Q ファクタは、制限される。更に、抵抗損は、一般に存在しかつそのような損失は、フィルタの性能に悪影響を及ぼす。加えて、多くの GaAs 及び InP 半導体装置に用いられる金属相互接続は、抵抗損全体に更に加わる、有限の抵抗を有する。補償されない抵抗損は、フィルタの Q ファクタ全体を劣化しかつ存在し続ける (remain present) 挿入損全体に加わる傾向がある。

【0003】

【発明が解決しようとする課題】 これらの抵抗損を補償

するために、多数のアプローチは、受動フィルタ構造に印加される負抵抗帰還信号を生成すべく能動素子の使用を考えていた。過去において、通常のアプローチは、抵抗損を補償すべく受動フィルタ構造に印加される負抵抗を生成するための固定型負抵抗回路を採用していた。例えば、ある通常のアプローチでは、抵抗損全体において引き続き起こる変化の可能性にもかかわらず、固定量の負抵抗が供給される。抵抗損における変化は、特に温度変化及びフィルタのエージングにより発生しうる。従って、抵抗損を補償するために受動帯域フィルタ構造に負抵抗信号を供給する改良された能動帯域フィルタを提供することが望ましい。抵抗損を打ち消しかつ良い Q ファクタ及び近ゼロ挿入損を達成するために正確に調整することができると帯域フィルタを提供することが更に望ましい。向上した Q ファクタ同調可能性を許容しかつ引き続いて同調する機能を供給する負抵抗回路を有する能動帯域フィルタを供給することも望ましい。また、最小の大きさ要求を許容すべく回路構成素子を単一チップ上にモノリシックに集積しかつ低い電力消費を実現する能動同調可能帯域フィルタを供給することも望ましい。

【0004】

【課題を解決するための手段】 本発明の上記目的は、同調可能負抵抗を有する能動帯域フィルタであって、入力及び出力を有している受動フィルタ回路と、帯域フィルタに結合され、受動フィルタ回路により示される望ましくない抵抗損を補償するように負抵抗を生成する負抵抗回路とを備え、負抵抗回路は、ベース、コレクタ及びエミッタを有し、該ベースが受動フィルタ回路に負抵抗を供給するために該受動フィルタ回路に接続されている、トランジスタと、トランジスタのコレクタに結合された誘導分流器と、トランジスタのエミッタに結合され、該トランジスタのベースで生成された負抵抗の大きさを調整する同調手段とを備えている能動帯域フィルタによって達成される。本発明では、同調手段は、粗同調回路と微同調回路とを備えて構成してもよい。本発明では、粗同調回路は、トランジスタのエミッタ少なくとも一つの PIN ダイオードと選択可能粗同調電圧入力とを備えて構成してもよい。本発明では、微同調回路は、選択可能微同調電圧入力を含んで構成してもよい。

【0005】 本発明では、選択された微同調電圧入力は、所望の負抵抗を保持するように制御回路に応じて自動的に調整されるように構成してもよい。本発明では、受動フィルタ回路に結合されたパラクタ周波数同調回路を更に備えて構成してもよい。本発明では、受動フィルタ回路は、半絶縁体基板上に組み立て製造されかつ当該回路の構成素子は、負抵抗による実質的に補償される抵抗損を示すように構成してもよい。また、本発明の上記目的は、受動回路構成素子で存在しうる抵抗損を補償する能動帯域フィルタであって、入力及び出力を有している受動フィルタ回路と、帯域フィルタに結合され、望ま

しくない抵抗損を補償するように負抵抗を生成する負抵抗回路とを備えて、負抵抗回路は、フィルタ回路へ負抵抗を供給するために受動フィルタ回路に接続された第1の端子を有している3端子装置と、ダイオード及び受動フィルタ回路に印加された負抵抗を粗く同調するために選択可能な電圧入力に有している粗同調回路と、受動フィルタ回路に印加された負抵抗を微細に同調するために選択可能な電圧入力に有している微同調回路とを備えている能動帯域フィルタによって達成される。

【0006】本発明では、3端子装置は、ベース、コレクタ及びエミッタを有しているバイポーラトランジスタを備え、ベースが受動フィルタ回路に接続されかつエミッタが粗及び微同調回路に接続されて構成されてもよい。本発明では、トランジスタのエミッタは、容量分路器に結合されて構成されてもよい。本発明では、トランジスタのコレクタは、誘導分路器に結合されて構成されてもよい。本発明では、受動フィルタ回路に結合され、周波数同調を供給するバラクタ周波数回路を更に備えて構成されてもよい。更に、本発明の上記目的は、負抵抗を生成する同調可能負抵抗回路であって、ベース、コレクタ及びエミッタを有しているバイポーラトランジスタと、バイポーラトランジスタのコレクタに結合された誘導分路器と、バイポーラトランジスタのベースに結合され、負抵抗の同調可能な量を出力する出力と、バイポーラトランジスタのエミッタに結合され、ダイオード及び負抵抗の粗い同調を供給する選択可能な電圧入力に有している粗同調回路と、バイポーラトランジスタのエミッタに結合され、ダイオード及び負抵抗の微細な同調を供給する選択可能な電圧入力に有している微同調回路とを備えている同調可能負抵抗回路によっても達成される。

【0007】本発明では、微同調回路の選択可能な電圧入力は、負抵抗の自動微同調を供給するために自動的に制御された電圧を受け取るように構成してもよい。本発明の上述した目的は、抵抗損を補償するために帯域フィルタに対する同調可能負抵抗を生成する方法であって、入力及び出力を有している受動フィルタ回路を供給し、ベース、コレクタ及びエミッタを有するトランジスタを有している負抵抗回路を供給し、トランジスタのベースで負抵抗を生成し、負抵抗の粗調整を供給するようにトランジスタのエミッタに結合されるダイオードを通る電流を調整し、負抵抗の微同調を供給するためにトランジスタのコレクタへの電流を調整する段階を具備する方法によっても達成される。本発明では、帯域フィルタの中心周波数を同調する段階を更に具備するように構成してもよい。本発明では、コレクタへの電流を調整する段階は、自動的に制御された電圧に応じるように構成してもよい。

【0008】

【作用】本発明の教示によれば、能動帯域フィルタは、半絶縁体基板上に形成されるのが好ましい。能動帯域フ

ィルタは、フィルタ構造に関連した抵抗損を補償すべく同調負抵抗を生成するために受動帯域フィルタ構造にシャントで接続された同調可能負抵抗回路を含む。負抵抗回路は、受動帯域フィルタ構造にシャントで接続されたベース端子を有するバイポーラ・トランジスタであるのが好ましい、3端子装置を有する。トランジスタのコレクタ端子に結合されるのは、シャント誘導性素子である。負抵抗回路は、トランジスタのエミッタ端子に結合された粗同調回路及び微同調回路も含む。粗同調回路は、粗Qファクタ同調を供給し、微同調回路は、負抵抗のQファクタ同調を許容する。本発明の他の目的及び利点は、以下の実施例を読みかつ添付した図面を参照することにより当業者にとって明らかになるであろう。

【0009】

【実施例】ここで図1を参照すると、能動同調可能帯域フィルタ10が、本発明の一実施例による2区間フィルタ(two-section filter)構成で示されている。特に、能動帯域フィルタ10は、入力14と出力16との間で直列に接続された一対の一極受動帯域フィルタ構造12を有して示されている。各受動帯域フィルタ構造12は、入力22を介して周波数同調電圧 $V_f$ を受け取るバラクタ周波数同調回路18に接続される。更に、各受動帯域フィルタ構造12は、対応している負抵抗回路20にも接続される。各負抵抗回路20は、対応する入力24及び26を介してQファクタ入力電圧 $V_Q$ 及び $V_{Qa}$ を受け取る。一緒に、バラクタ周波数同調回路18を有する受動帯域フィルタ構造12と負抵抗回路20の各組合せは、能動帯域フィルタ10の一区間(one section)を形成する。図1に示すように本発明の一つの好ましい実施例が一対の受動帯域フィルタ構造12を有すると同時に、本発明の教示は、種々の単一または多極(multi-pole)または多重区間(multi-section)受動帯域フィルタ構造に適用可能である。多極または多重区間アプリケーションに対して、各受動帯域フィルタ構造12がそれ自体の対応バラクタ周波数回路18及び負抵抗回路20に接続されるということが一般に好ましい。次に、本発明の能動帯域フィルタ10の詳細な説明を図2及び図3に示すような単一極単一区間受動帯域フィルタ構造12に関して詳細に説明する。

【0010】図2及び図3を参照すると、本発明の単一区間実施例による単一極受動帯域フィルタ構造12を有する能動帯域フィルタ10が示されている。一般的に言えば、受動帯域フィルタ構造12は、ガリウム砒素(GaAs)基板上に組み立て製造された複数の誘導性及び静電容量性回路構成素子で一般に構成されたLC回路である。特に、受動帯域フィルタ構造12は、コンデンサC1、C2、C3及びC4、スピイラルインダクタL1及び伝送線路TL1を含む。伝送線路TL1は、インダクタンスを供給するマイクロストリップ構成線路である。受動帯域フィルタ構造12は、広い種類の既存フィ

ルタ構成を含みうる。しかしながら、本発明は、ある抵抗損を一般に示す半導体半絶縁体基板の最上部に形成された受動帯域フィルタを使用するのに特に適している。バラクタ周波数同調回路18は、PINダイオードD3と抵抗R5を含む。ダイオードD3のアノード端子は、フィルタ構造12のコンデンサC2に接続され、カソード端子は、接地に結合される。PINダイオードD3のアノード端子は、入力パッド23に接続される抵抗R5にも結合される。入力パッド23は、入力22を介して周波数同調電圧 $V_f$ を受け取る。バラクタ周波数同調回路18は、帯域フィルタ構造12の中心周波数 $f_c$ を同調する。これは、当業者には自明であるように周波数同調電圧 $V_f$ を制御することによって一般に達成される。

【0011】図2に示されるような、負抵抗回路20は、ヘテロ接合型バイポーラ・トランジスタ(HBT)Q1のような三端子装置30、シャント誘導性素子32、微Qファクタ同調回路素子34及び粗Qファクタ同調回路素子36で一般に構成される。微Qファクタ同調回路素子34は、負抵抗調整の微同調分解能(fine tuning resolution)を達成するために入力24を介して微同調入力電圧 $V_q$ を受け取る。微同調電圧 $V_q$ は、手動選択または自動制御変動性(automatically controlled variance)に応じて変化しうる。図3を特定参照すると、負抵抗回路20が更に詳細に示されている。負抵抗回路20の三端子装置30は、ベース端子40、コレクタ端子38及びエミッタ端子42を含むヘテロ接合型バイポーラ・トランジスタ(HBT)Q1であるのが好ましい。HBTQ1が示されているが、電界効果型トランジスタFETのような他の三端子固体(solid state)装置をその代わりに用いることができる。トランジスタQ1のベース端子40は、接続線路15を介してフィルタ構造12へ負抵抗を供給するために受動帯域フィルタ構造12にシャントで接続される。帰還抵抗R1は、トランジスタQ1のコレクタ端子38とベース端子40の間に接続される。バイアス抵抗R2は、トランジスタQ1のベース端子40と接地の間に接続される。バイアス抵抗R2は、並列帰還経路を本質的に完了しかつトランジスタQ1のベース40にDCバイアスを供給する。

【0012】バイポーラ・トランジスタQ1のコレクタ端子38は、更にシャント誘導性素子32に結合される。シャント誘導性素子32は、入力28を介して入力バイアス電圧 $V_{cc}$ を受け取る。一実施例によれば、シャント誘導性素子32は、コンデンサC5を通してAC接地に短絡された一端を有するマイクロストリップ伝送線路TL2を含む。マイクロストリップ伝送線路TL1は、トランジスタQ1のコレクタ端子38で誘導性構成素子を供給する。マイクロストリップ伝送線路TL1によって生成された誘導性構成素子は、大きな線路が、バイポーラトランジスタQ1のベース端子40にわたって誘導された負抵抗の大きな絶対的大きさ(absolute magn

itude)をもたらす大きなインダクタンス構成素子を誘導するので、マイクロストリップ素子の長さを変えることによって変化させることができる。トランジスタQ1のエミッタ42によって見られる、PINダイオードD1を介して粗Qファクタ回路36により供給されたシャント静電容量性素子に関連する伝送線路TL1の誘導性構成素子は、負抵抗回路20の基準負抵抗、それゆえに能動帯域フィルタ10の基準挿入損を設定するために用いられる。バイポーラ・トランジスタQ1のエミッタ端子42は、微Qファクタ同調回路34及び粗Qファクタ同調回路36の両方に結合される。微Qファクタ同調回路34は、一对のヘテロ接合型バイポーラ・トランジスタ(HBTs)Q2及びQ3、抵抗R3及び入力パッド25を含む。トランジスタQ2及びQ3は、一緒に接続される対応ベース端子52及び46を有する。トランジスタQ2は、トランジスタQ1のエミッタ端子42に直接結合されたコレクタ端子50を有する。トランジスタQ2及びQ3は、両方が接地に結合される対応エミッタ端子54及び48をそれぞれ有する。また、トランジスタQ3は、抵抗R3及びトランジスタQ3のベース端子46の両方に結合されたコレクタ端子44を有する。

【0013】微同調回路34は、入力24を介して微同調電圧 $V_q$ を受け取る。微同調電圧 $V_q$ は、接触パッド25に印加されその後にトランジスタQ2及びQ3に印加される。微同調電圧 $V_q$ を適切に変化することによって、トランジスタQ1のコレクタ端子38に印加されたコレクタ電流 $I_c$ を変えることができる。約6GHz(ギガヘルツ)の周波数動作を与えると、一例によりおおよそ15Ω(オーム)の負抵抗の全微同調範囲が微同調回路34を介して達成されうる。微同調電圧 $V_q$ は、手動的に調整されうるかまたは図4に関して以下に説明されるように制御回路により自動的に調整されうるといことが理解されるべきである。粗同調回路36は、ヘテロ接合型バイポーラ・トランジスタ(HBTs)Q4及びQ5、一对のPINダイオードD1及びD2、抵抗R4、接触パッド27、及びバイパス・コンデンサC6を含むエミッタ・シャント回路によって一般に供給される。粗同調電圧 $V_{qq}$ は、入力26に供給されかつ接触パッド27によって受け取られる。粗同調電圧 $V_{qq}$ を選択的に変えることによって、PINダイオードD1を通るバイアス電流 $I_{qq}$ は、同様にを変えることができる。これは、結果として、PINダイオードD1の接合静電容量(junction capacitance)、それゆえにトランジスタQ1のベース端子40で誘導された負抵抗を変化する。粗同調回路36は、微同調回路34によって供給された微同調に関して負抵抗のより大きな量の同調を供給する。例えば、6ギガヘルツの周波数動作を与えると、上述した微同調回路34に対する15Ωの微同調範囲とは対照的に、負抵抗の35オーム(Ω)以上の粗同調範囲を実現することができる。

【0014】同調可能負抵抗回路20は、多極（多区間）受動帯域フィルタ構造12の各極または区間に適用することができる。更に、負抵抗回路20は、負インピーダンスの粗及び微同調の組合せを供給することができる。受動帯域フィルタ構造12で実施されたときに、本発明の負抵抗回路20は、能動帯域フィルタ10の粗及び微Qファクタ同調制御を供給する。この同調可能性機能は、さもなくば受動帯域フィルタ、特にガリウム砒素（GaAs）のような半絶縁体基板材料上に構築されたフィルタによって示されるあらゆる不要な損失を追加の自由度に訂正（修正）させる。上述したように、微同調電圧 $V_{\mu}$ は、自動制御回路を介して供給することができる。可能な制御回路68の一例が図4に与えられている。図4に示したような制御回路68は、1994年秋に出版されたApplied Microwave and Wirelessの42頁～49頁に記載された、“Electronically Tuned L-S Band Filters”という題名のVladimir Aparin及びPeter katzinによる技術文献に詳細に記載される既知の往復ループ・マスタースレーブ・フィルタ制御スキームである。上記文献は、ここに参考文献として示される。

【0015】一般的に言えば、制御回路68は、位相周波数検出器72、帯電ポンプ74、PLLバッファ76、マスター発振器78、アンプ（増幅器）80、82及びループ構造で結合されたデジタル分周器(divider)88を含む。また、制御回路68は、マスター発振器78及びアンプ80を有するQ制御ループに形成されたダイオード84及びオペアンプ86を含む。制御回路68の能動構成素子は、モノリシック・ミリ波集積回路(MMIC)チップ上に形成されるのが好ましくかつ入力70を介して分数調波(subharmonic)周波数基準入力を受け取る。制御回路68は、能動帯域フィルタ10に対して制御されたバイアス電圧を生成しかつゼロdBパス帯域挿入損及びフィルタ10の安定中心周波数 $f_0$ を維持すべくバイアス電圧を自動的に調整する。含まれているのは、二つの出力、線路90上の周波数制御電圧出力 $V_f$ 及び線路92上のQファクタ制御電圧出力 $V_q$ である。従って、制御回路68は、周波数制御及び自動微Qファクタ同調制御の両方を供給する。しかしながら、図4に示されたこの制御スキームは、ほんの一例であり、微Qファクタ同調の自動制御を供給するために他の制御スキームを採用することができ、受動帯域フィルタ構造12において示された抵抗損の後に続く変化を継続的に補償するということが理解されなければならない。

【0016】図5を参照すると、GaAs半絶縁体チップ100上にモノリシックに集積された、図1の（機能が）向上されたQファクタ能動同調可能二極帯域フィルタ10が示されている。能動帯域フィルタ10は、モノリシック・マイクロ波集積回路(MMIC)チップ・レイアウト（構成・配置）で示されかつ約1.2ミリメートル×1.5ミリメートルの物理寸法を有しているチッ

プ上で組み立て製造されうる。能動帯域フィルタ10の動作は、本発明の二極フィルタ構造の例に従って図6～図12を参照して説明する。動作において、入力信号INが入力端子14に印加されかつ能動帯域フィルタ10を介して供給された誘導性及び静電容量性構成素子に導入される（取り入れられる）。入力信号INは、帯域フィルタ10を介してフィルタされ、かつ周波数通過域内の電圧は、出力信号OUTで示されるように出力端子16を介して出力される。そのようにすることにより、能動帯域フィルタ10は、同調中心周波数 $f_0$ のまわりに中心を置いた周波数通過域を有する。同調周波数 $f_0$ は、同調可能な周波数同調電圧 $V_f$ に応じてバラクタ周波数同調回路18によって決定される。

【0017】構造12のような、受動帯域フィルタに一般に存在する抵抗損を補償するために、本発明の同調可能負抵抗回路は、そのような抵抗損を補償すべく同調可能な量（大きさ）の負抵抗を受動帯域フィルタ構造12に供給する。これは、適切なシャント・インダクタンス及びシャント・キャパシタンスを三端子装置30に、より特定のにはヘテロ接合バイポーラ・トランジスタQ1に供給することによって達成される。上述したように、負抵抗回路20は、トランジスタQ1のエミッタ端子42に接続された粗同調回路36を有する。粗Qファクタ同調回路36は、粗同調電圧 $V_{qq}$ を変化することにより負抵抗の比較的粗い調整を許容する。これは、一般的に能動帯域フィルタ10の製造が終了した後で粗同調電圧 $V_{qq}$ を手動的に選択することによって一般的に達成される。これは、存在しうる少なくとも抵抗損のあるものを補償しかつ能動帯域フィルタ10のQファクタを所望の量に近づける。粗Qファクタ同調電圧 $V_{qq}$ が選択されて、能動帯域フィルタ10は、微同調回路34を介して更に調整されうる。微同調回路34は、フィルタ10の総合Qファクタを変えうる温度作用（効果）または他の可能な作用（効果）を補償するために電圧 $V_{\mu}$ を手動的または自動的に調整することによってある一定のアプリケーションに対する使用前または所与のアプリケーションに対する使用中に負抵抗の正確な調整を許容する。これは、微Qファクタ同調回路34に印加された微同調電圧 $V_{\mu}$ を変えることによって一般的に達成される。従って、正確なQファクタ制御及び抵抗損補償を達成することができる。更に、発振及び調整は、粗及び微同調負抵抗回路構成の両方の利用可能性によって除去することができる。

【0018】微同調電圧 $V_{\mu}$ が一定に保持されると同時に、粗Qファクタ同調回路36は、種々の選択された粗同調電圧 $V_{qq}$ で達成された負抵抗102Aを表す図6に示すように同調することができる。かなり大きな量の負抵抗は、粗同調回路36を変化することにより負抵抗回路20によって生成しうる。例えば、35Ω以上の負抵抗は、粗同調回路36だけで達成しうる。対照的に、微



同調回路 34 は、図 7 に示された負抵抗 102B によって示されるように更に制限された負抵抗同調範囲を達成する。例えば、約 15Ω の総同調範囲は、粗同調電圧  $V_{qq}$  を一定に保持すると同時に、微同調電圧  $V_q$  を変化することによって達成しうる。一緒に、粗及び微抵抗同調は、受動帯域フィルタ、特に半絶縁体基板上に一般的に組み立て製造されるそれらのものに固有な望ましくない損失を補正するために付加自由度を許容する。図 8 を参照すると、一般的な GaAs 基板上の 2 極受動帯域フィルタ構造の性能が負抵抗回路 20 のアプリケーションなしで示されている。グラフから、7.5dB の挿入損 104 が存在する。この損失は、入力及び出力反射減衰量 (return loss) によっても示される。本発明の負抵抗回路 20 を組み込むことによって、ゼロ dB の挿入損 104 を有する向上した Q ファクタフィルタ応答は、図 9 に与えられたように、達成することができる。合成能動帯域フィルタ 10 は、0dB 挿入損 104、125MHz 3dB 帯域幅を伴う 20dB 反射減衰量 106 を有する。50dB 除去率 ( $f_0 / f_{50dB}$ ) は、1.35:1 である。能動帯域フィルタ 10 の選択性 (度)

【0019】約 12 ミリアンプに等しい固定微同調電流  $I_q$  に対する 2 極フィルタ構造への粗 Q ファクタ同調の作用 (影響) は、図 10 に示す。PIN ダイオード D1 の種々の粗 Q ファクタ同調電圧  $V_{qq}$  及び対応粗同調電流  $I_{qq}$  バイアスに対して、粗同調は、受動フィルタ構造 12 の 15dB よりも大きい挿入損 104 を補償することができる。図 11 を参照すると、2 極フィルタ 10 への Q ファクタ同調の作用が 0.75 ミリアンプに等しい固定粗同調電流  $I_{qq}$  に対して示されている。トランジスタ Q1 の微同調電圧  $V_q$  及び対応微同調電流  $I_q$  バイアスの種々の同調電圧に対して、微同調は、受動フィルタ構造 12 の挿入損 104 のおおよそ 6dB を補償することができる。そして、図 12 は、周波数同調電圧  $V_f$  を変えることにより PIN ダイオード D3 バラクタバイアス電流を変化し、かつ粗同調電圧  $V_{qq}$  を変えることにより粗 Q ファクタ制御電流  $I_{qq}$  を再調整することによる能動帯域フィルタ 10 の同調可能性を示す。これは、約 1.3GHz の同調範囲または約 20% 同調範囲を供給する。従って、本発明の粗及び微同調は、それに関連した抵抗損における変化を補償するために周波数同調電圧  $V_f$  を変化することに続いて実行されうる。

【0020】本発明の粗及び微 Q ファクタ同調機能は、大量生産環境における能動帯域フィルタ回路 10 を実現する独自の解法を供給する。能動帯域フィルタ回路 10 は、処理変化に対して敏感でありかつ発振に対する必要開始条件である負抵抗を生成することができるので、負抵抗回路は、発振しがちである。粗 Q ファクタ同調制御を有することによって、安定動作への Q ファクタの試作

同調 (pre-production tuning) は、達成することができる。これは、生成部分の見本に対して確かめられ、かつ外部分圧器または同じウェーハロットラン (wafer lot run) から生成された後続部分に対する参照を用いて固定することができる特定粗同調電圧制御  $V_{qq}$  に対応する。このように、各ウェーハロットランは、生成物変更のために再設計を統合し、かつ追加マスクを購入する代わりに、サンプルが取られ、粗同調電圧  $V_{qq}$  が確かめられ、かつ回路がアセンブリで調整されることができる。更に、処理が固定負抵抗設計を組み込むために十分に安定であるという保証が存在しないので、粗及び微同調調整可能性は、温度変化、老朽化 (エージング) または他の原因による抵抗損における後続の変化を補償することを利点的に許容する。それゆえに、本発明は、その特定な例に関してここに開示されたが、添付した特許請求の範囲で画定されたことを除きそれにより制限されることを企図していない。これは、当業者が他の変更が明細書及び図面を読んだ後にこの発明の精神から逸脱することなくなされうるということを認識するからである。

#### 【0021】

【発明の効果】本発明の能動帯域フィルタは、同調可能負抵抗を有する能動帯域フィルタであって、入力及び出力を有している受動フィルタ回路と、帯域フィルタに結合され、受動フィルタ回路により示される望ましくない抵抗損を補償するように負抵抗を生成する負抵抗回路とを備え、負抵抗回路は、ベース、コレクタ及びエミッタを有し、該ベースが受動フィルタ回路に負抵抗を供給するために該受動フィルタ回路に接続されている、トランジスタと、トランジスタのコレクタに結合された誘導分

30 流器と、トランジスタのエミッタに結合され、該トランジスタのベースで生成された負抵抗の大きさを調整する同調手段とを備えているので、抵抗損を補償するために受動帯域フィルタ構造に負抵抗信号を供給し、最小の大きさ要求を許容すべく回路構成素子を単一チップ上にモノリシックに集積し、かつ低い電力消費を実現する能動同調可能帯域フィルタを供給する。また、本発明の能動帯域フィルタは、受動回路構成素子で存在しうる抵抗損を補償する能動帯域フィルタであって、入力及び出力を有している受動フィルタ回路と、帯域フィルタに結合さ

40 れ、望ましくない抵抗損を補償するように負抵抗を生成する負抵抗回路とを備えて、負抵抗回路は、フィルタ回路へ負抵抗を供給するために受動フィルタ回路に接続された第 1 の端子を有している 3 端子装置と、ダイオード及び受動フィルタ回路に印加された負抵抗を粗く同調するために選択可能な電圧入力を有している粗同調回路と、受動フィルタ回路に印加された負抵抗を微細に同調するために選択可能な電圧入力を有している微同調回路とを備えているので、抵抗損を補償するために受動帯域フィルタ構造に負抵抗信号を供給し、最小の大きさ要求を許容すべく回路構成素子を単一チップ上にモノリシッ



13

クに集積しかつ低い電力消費を実現する能動同調可能帯域フィルタを供給する。

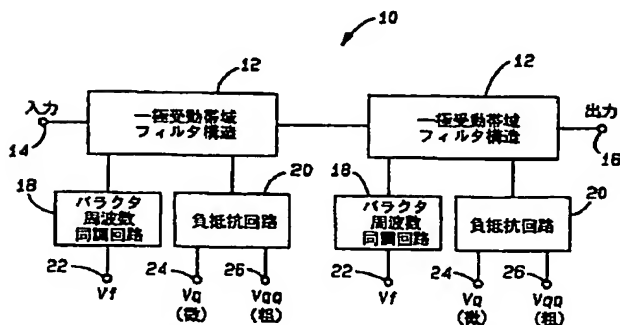
【0022】更に、本発明の同調可能負抵抗回路は、負抵抗を生成する同調可能負抵抗回路であって、ベース、コレクタ及びエミッタを有しているバイポーラトランジスタと、バイポーラトランジスタのコレクタに結合された誘導分流器と、バイポーラトランジスタのベースに結合され、負抵抗の同調可能な量を出力する出力と、バイポーラトランジスタのエミッタに結合され、ダイオード及び負抵抗の粗い同調を供給する選択可能電圧入力と、バイポーラトランジスタのエミッタに結合され、ダイオード及び負抵抗の微細な同調を供給する選択可能電圧入力とを有している粗同調回路と、バイポーラトランジスタのエミッタに結合され、ダイオード及び負抵抗の微細な同調を供給する選択可能電圧入力とを有している微同調回路とを備えているので、抵抗損を補償するために受動帯域フィルタ構造に負抵抗信号を供給し、最小の大きさ要求を許容すべく回路構成素子を単一チップ上にモノリシックに集積しかつ低い電力消費を実現する能動同調可能帯域フィルタを供給する。本発明の方法は、抵抗損を補償するために帯域フィルタに対する同調可能負抵抗を生成する方法であって、入力及び出力を有している受動フィルタ回路を供給し、ベース、コレクタ及びエミッタを有するトランジスタを有している負抵抗回路を供給し、トランジスタのベースで負抵抗を生成し、負抵抗の粗調整を供給するようにトランジスタのエミッタに結合されるダイオードを通る電流を調整し、負抵抗の微同調を供給するためにトランジスタのコレクタへの電流を調整する段階を具備するので、抵抗損を補償するために受動帯域フィルタ構造に負抵抗信号を供給し、最小の大きさ要求を許容すべく回路構成素子を単一チップ上にモノリシックに集積しかつ低い電力消費を実現する能動同調可能帯域

【図面の簡単な説明】

【図1】本発明の一実施例による能動二極モノリシック帯域フィルタの全体的な構成・配置を示しているブロック図である。

【図2】本発明の第2の実施例による能動一極モノリシ

【図1】



14

ック帯域フィルタの全体的な構成・配置を示しているブロック図である。

【図3】本発明によるモノリシック一極能動帯域フィルタを示しかつ同調可能負抵抗回路を詳細に示している回路図である。

【図4】一例による能動帯域フィルタ回路の周波数同調及び微Qファクタ同調の自動制御を供給する制御回路のブロック図である。

【図5】半絶縁体基板上にモノリシックに集積された二極能動帯域フィルタを含んでいる集積回路フィルタチップの平面図である。

【図6】粗Qファクタ同調調整で生成された負抵抗のグラフである。

【図7】微Qファクタ同調調整で生成された負抵抗のグラフである。

【図8】非補償受動帯域フィルタで示された挿入損を表している模擬性能のグラフである。

【図9】抵抗損の補償を供給する本発明の同調可能能動帯域フィルタの模擬性能のグラフである。

【図10】粗Qファクタ同調中に本発明の能動帯域フィルタで達成された模擬性能のグラフである。

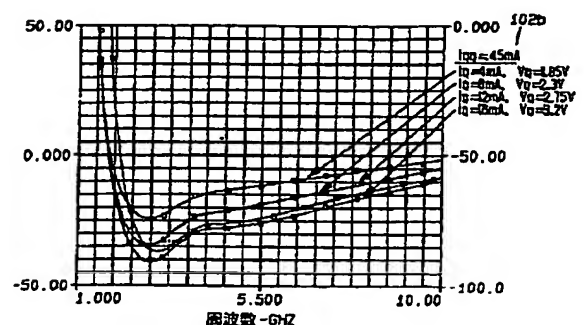
【図11】微Qファクタ同調中に本発明の能動帯域フィルタで達成された模擬性能のグラフである。

【図12】周波数及びQファクタ同調の組合せ中の本発明の能動帯域フィルタの模擬性能のグラフである。

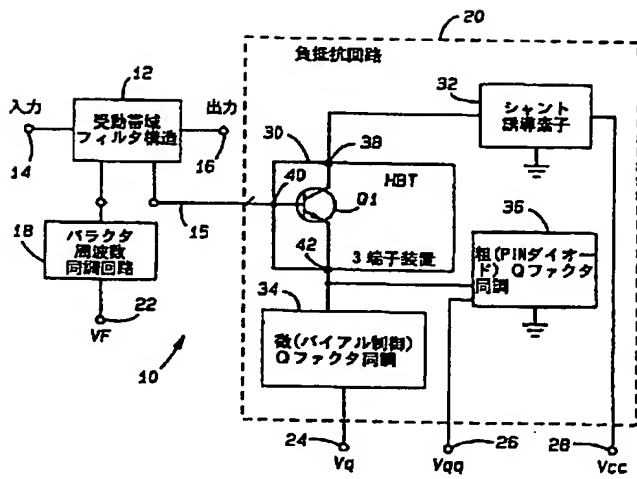
【符号の説明】

- 10 能動同調可能帯域フィルタ
- 12 単極受動帯域フィルタ構造
- 14 入力
- 16 出力
- 18 バラクタ周波数同調回路
- 20 負抵抗回路
- 22 周波数同調電圧入力
- 24 微同調電圧入力
- 26 粗同調電圧入力

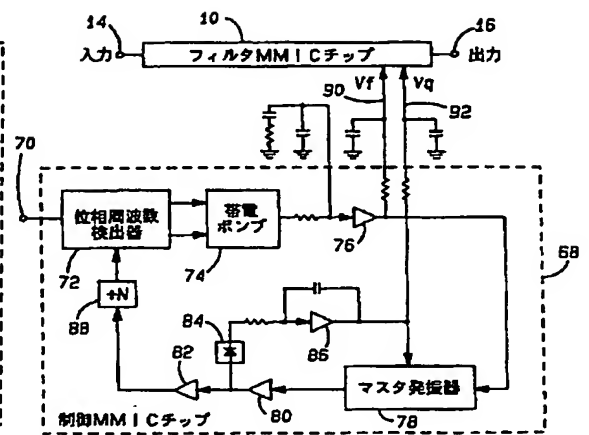
【図7】



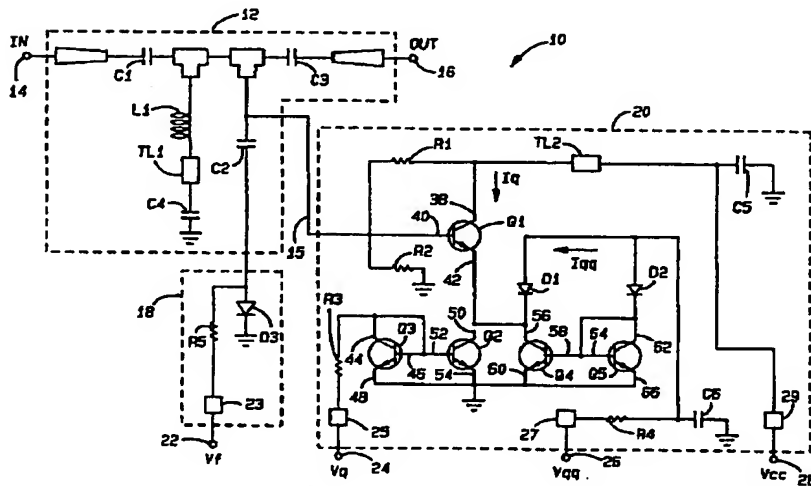
【図 2】



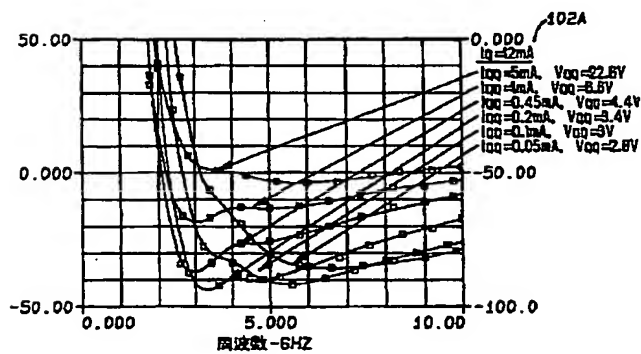
【図 4】



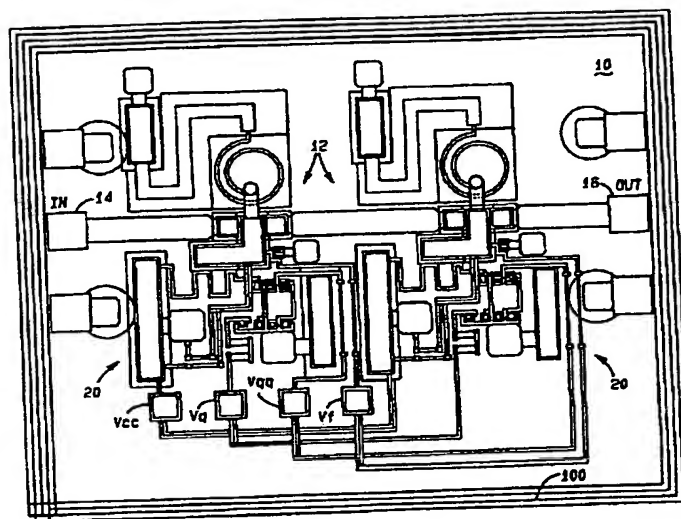
【図 3】



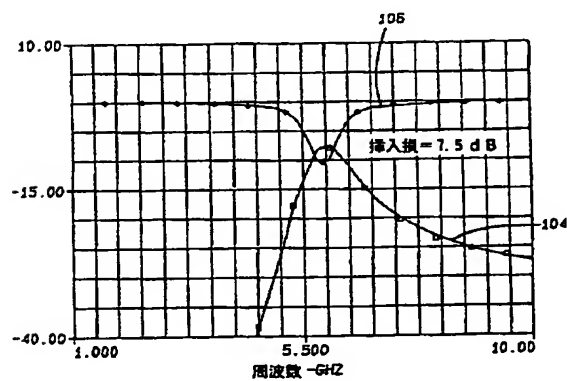
【図 6】



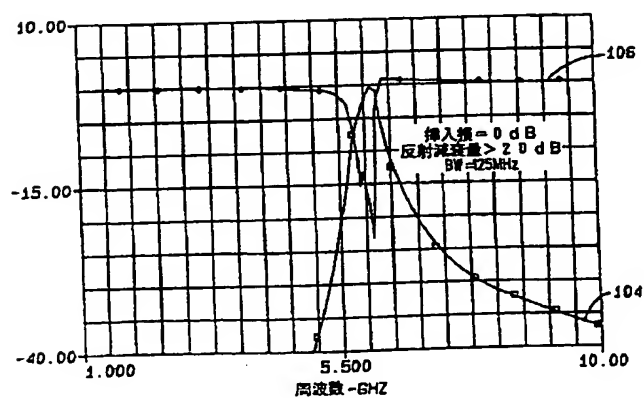
【図5】



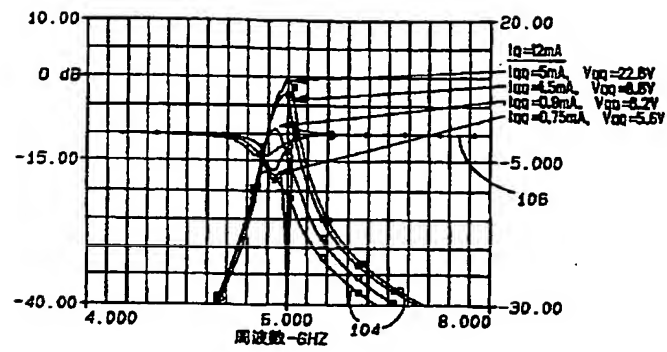
【図8】



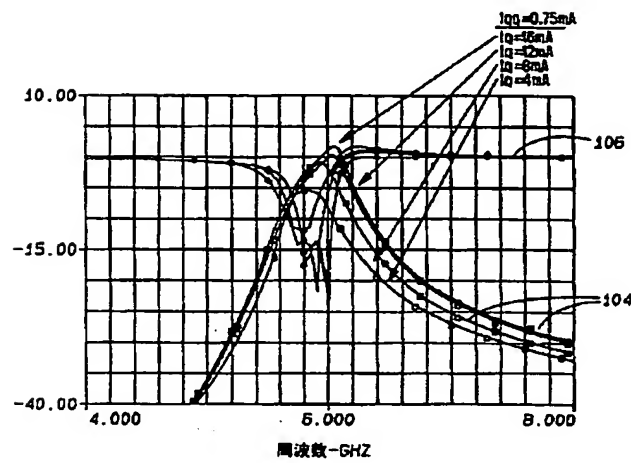
【図9】



【図 10】



【図 11】



【図 12】

